

24

Memory cell using molecular or polymer layers as memory elements has two layers with chemical reversibly changeable between reduced and oxidized forms

Patent number: DE10126578
Publication date: 2002-12-12
Inventor: LEUSCHNER RAINER (US)
Applicant: INFINEON TECHNOLOGIES AG (DE)
Classification:
- **International:** G11C13/02
- **European:** G11C13/02
Application number: DE20011026578 20010531
Priority number(s): DE20011026578 20010531

Also published in

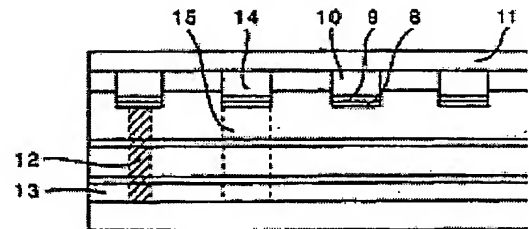


US66

US2001

Abstract of DE10126578

The device has a first electrically conducting layer (2), a second layer (4) with a first chemical compound reversibly changeable from reduced to oxidized form in electrical contact with the first layer, a third layer (6) with a second chemical compound reversibly changeable from oxidized to reduced form and an electrically conducting fourth layer (10) on the third layer. Independent claims are also included for the following: a memory array and a chip card with at least one memory array.





19 BUNDESREPUBLIK
DEUTSCHLAND



DEUTSCHES
PATENT- UND
MARKENAMT

12 Off nl gungsschrift
10 DE 101 26 578 A 1

51 Int. Cl.7:
G 11 C 13/02

21 Aktenzeichen: 101 26 578.6
22 Anmeldetag: 31. 5. 2001
43 Offenlegungstag: 12. 12. 2002

DE 101 26 578 A 1

71 Anmelder:
Infineon Technologies AG, 81669 München, DE

74 Vertreter:
Müller - Hoffmann & Partner Patentanwälte, 81667 München

72 Erfinder:
Leuschner, Rainer, Dr., Mohegan Lake, N.Y., US

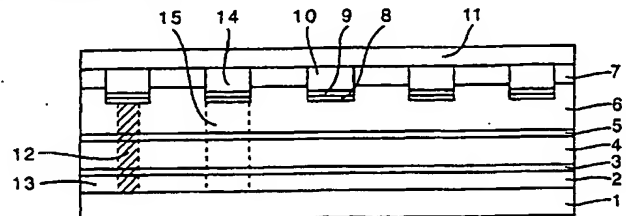
56 Entgegenhaltungen:
DE 44 23 782 A1
US 49 02 555 A
Sundai Collier & Co. (Stockbrockers/
Investment Bankers, P.O. Box 1444 Vika,
0115 Oslo): Opticom, Technology - Norway;

Die folgenden Angaben sind den vom Anmelder eingereichten Unterlagen entnommen

Prüfungsantrag gem. § 44 PatG ist gestellt

64 Verwendung von Molekül- bzw. Polymerschichten als Speicherelemente

67 Die Erfindung betrifft eine Speicherzelle sowie einen aus derartigen Speicherzellen aufgebauten Speicherarray. Die Speicherzelle bzw. der Speicherarray besteht aus mindestens zwei verschiedenen Molekül- bzw. Polymerlagen, auf deren Oberseite bzw. Unterseite in einem Winkel von 90° zueinander verlaufende Leitbahnen angeordnet sind. Die mindestens zwei verschiedenen Molekül- bzw. Polymerlagen bilden ein elektrochemisches Red/Ox-Paar. Wird eine entsprechende Spannung zwischen sich kreuzenden Leitbahnen angelegt, gibt die eine Lage von ihren Molekülen Elektronen an die Leitbahn ab, wodurch die Moleküle oxidiert werden. Gleichzeitig fließen Elektronen von der anderen Leitbahn in die Moleküle der anderen Polymerschicht, wodurch die in dieser Schicht enthaltenen Moleküle reduziert werden. Wird die Spannung umgepolt, kann die Speicherzelle in die Ausgangsform zurückgeschrieben werden. Der Speicherarray eignet sich insbesondere für Anwendungen, in denen die Anzahl der Auslesevorgänge die Anzahl der Schreibvorgänge deutlich überschreitet, beispielsweise in einer Chipkarte.



DE 101 26 578 A 1

[0001] Die Erfindung betrifft eine Speicherzelle, die aus mindestens zwei verschiedenen Molekül- bzw. Polymerlagen besteht, welche ein elektrochemisches Red/Ox-Paar bilden, einen Speicherarray, welcher solche Speicherzellen umfasst, sowie eine Chipkarte, welche den Speicherarray umfasst.

[0002] Es sind verschiedene nicht-flüchtige Speicherelemente bekannt, die auf unterschiedlichen physikalischen Prinzipien beruhen. Neben verschiedenen Vorteilen, wie schnellen Schreib- und Lesezeiten, weisen die Speicherelemente jedoch auch Nachteile auf, sodass bestimmte Speicherelemente jeweils nur für bestimmte Anwendung die derzeit beste Lösungsmöglichkeit darstellen. So benötigen z. B. SRAMs relativ viel Platz auf einem Siliziumsubstrat, da für jedes Bit mindestens zwei Transistoren benötigt werden. Bei FLASH-Elementen werden relativ hohe Spannungen benötigt, da Ladungen durch eine Barriere geschossen werden müssen. Andere Speicherelemente stellen extreme Anforderungen an die Fertigung. So werden bei der Herstellung von FRAMs sehr hohe Prozesstemperaturen von über 700°C erreicht, wenn ferromagnetische Keramiken auf der vorprozessierten Siliziumscheibe abgeschieden werden. Bei der Herstellung von MRAMs müssen extrem dünne magnetische Schichtfolgen hergestellt werden, wobei die Schichtdicke mit einer Abweichung von weniger als 0,1 nm verwirklicht werden muss. Bei magnetischen Speicherelementen kann ferner der Speicherinhalt durch äußere Magnetfelder gelöscht werden.

[0003] Neben den oben beschriebenen Speicherelementen, die auf Halbleitern beruhen, sind auch Speicher auf der Basis von Polymeren oder speziellen Molekülen vorgeschlagen worden. Ein Konzept befasst sich mit sehr komplexen Molekülen, die zwei verschiedene Zustände einnehmen können, welche mit einem intramolekularen Ladungsfluss verbunden sind. Solche Speicherzellen können elektrisch adressiert und auch elektrisch ausgelesen werden. (C. P. Collier et al., Science Vol. 285, 391 (1999) "Electronically Configurable Molecular-Based Logic Gate") Sie setzen aber die Synthese hochkomplexer Moleküle voraus, die in der Regel nur eine eingeschränkte Temperaturstabilität und eine begrenzte Anzahl von Schreibzyklen aufweisen, da wegen der Komplexität der Moleküle auch Nebenreaktionen möglich sind.

[0004] Die oben beschriebenen Speicherelemente befinden sich entweder noch im Stadium der Entwicklung oder sie sind vergleichsweise aufwändig herzustellen. Für bestimmte Anwendungen, wie z. B. in Chipkarten, werden jedoch nicht-flüchtige Speicher benötigt, die sich mit geringem Kostenaufwand herstellen lassen und vergleichsweise robust in der Handhabung sind. Die Speicherelemente sollten also keine hohen Spannungen benötigen und nicht durch äußere Magnetfelder überschrieben werden können. Bei derartigen Anwendungen können auch etwas längere Zugriffszeiten als gewohnt toleriert werden, also Zugriffszeiten im Bereich von Mikrosekunden statt Nanosekunden.

[0005] Aufgabe der Erfindung ist es, ein Speicherelement zur Verfügung zu stellen, das einfach und kostengünstig hergestellt werden kann, das zum Beschreiben und Auslesen geringe Spannungen benötigt, und das nicht durch äußere Magnetfelder überschrieben werden kann.

[0006] Die Aufgabe wird gelöst durch eine Speicherzelle, zumindest umfassend:

Eine erste Schicht aus einem elektrisch leitenden Material;

eine auf der ersten Schicht angeordnete und mit dieser in elektrischer Verbindung stehende zweite Schicht, welche eine erste chemische Verbindung enthält, die reversibel von einer oxidierten Form in eine reduzierte Form überführt werden kann;

eine auf der zweiten Schicht angeordnete dritte Schicht, welche eine zweite chemische Verbindung enthält, die reversibel von einer reduzierten Form in eine oxidierte Form überführt werden kann; und

eine auf der dritten Schicht angeordnete und mit dieser in elektrischer Verbindung stehende vierte Schicht aus einem elektrisch leitenden Material.

[0007] Die Speicherzelle umfasst mit der zweiten und der dritten Schicht also mindestens zwei verschiedene Molekül- bzw. Polymerlagen, welche ein elektrochemisches Red/Ox-Paar bilden. Wird an der elektrisch leitenden ersten Schicht und der elektrisch leitenden vierten Schicht eine entsprechende Spannung angelegt, gibt die in der zweiten Schicht enthaltene erste chemische Verbindung Elektronen an die elektrisch leitfähige erste Schicht ab, wodurch die erste chemische Verbindung oxidiert wird. Gleichzeitig fließen Elektronen aus der elektrisch leitfähigen vierten Schicht in die dritte Schicht, sodass die in dieser enthaltene zweite chemische Verbindung durch Aufnahme eines Elektrons in die reduzierte Form überführt wird. Wird die Spannung umgepolt, kann die Speicherzelle in den ursprünglichen Zustand zurückgeschreiben werden. Zum Ausgleich der durch die Oxidation bzw. Reduktion der ersten und zweiten chemischen Verbindung erzeugten Ladungen fließen Protonen von der zweiten Lage in die dritte Lage, sodass die Speicherzelle insgesamt elektrisch neutral bleibt.

[0008] Der Schreibvorgang ist relativ langsam, da zum Ladungsausgleich auch Protonen wandern müssen. Im Verhältnis zu Elektronen sind Protonen träge, auch wenn Protonenreaktionen zu den schnellsten chemischen Reaktionen gehören, die bekannt sind. Durch die Reduktion bzw. Oxidation der ersten bzw. zweiten chemischen Verbindung ändert sich deren chemischer Zustand, wodurch sich auch der Widerstand der aus den Schichten gebildeten Zelle verändert. Zum Auslesen des Speicherinhaltes der von den Schichten gebildeten Zelle wird daher zwischen der ersten und vierten Schicht eine Spannung angelegt, welche so gering ist, dass sie nicht zu einer Änderung des Oxidationszustandes von erster und zweiter chemischer Verbindung führt, und der elektrische Widerstand der zwischen erster und vierter Schicht angeordneten zweiten und dritten Schicht bestimmt. Beim Auslesen des Speicherinhaltes ist also kein Protonentransport erforderlich, weshalb der Lesevorgang deutlich schneller ist als der Schreibvorgang. Die erfindungsgemäße Speicherzelle ist daher insbesondere für solche Anwendungen geeignet, bei denen der Speicherinhalt viel häufiger gelesen als geschrieben wird.

[0009] Die zweite und dritte Schicht der Speicherzelle kann allein von der ersten bzw. zweiten chemischen Verbindung gebildet werden. Die chemischen Verbindungen müssen dann neben ihrer Eigenschaft als Elektronenakzeptor bzw. -donator auch als Protonenakzeptoren bzw. -donatoren wirken, um einen Ladungsausgleich zwischen zweiter und dritter Schicht leisten zu können. Vorteilhaft umfasst die zweite und/oder die dritte Schicht jedoch eine Matrix, in der die erste oder die zweite chemische Verbindung verteilt ist. Durch die Matrix kann Einfluss auf die Eigenschaften der in ihr enthaltenen ersten bzw. zweiten chemischen Verbindung genommen werden.

[0010] Die als erste bzw. zweite chemische Verbindung verwendeten Moleküle müssen hochgradig reversible Red/Ox-Reaktionen aufweisen, damit eine Speicherzelle beliebig oft umgeschrieben werden kann. Dies setzt in der Regel relativ einfache und meist auch hochsymmetrische Moleküle voraus, die keine Nebenreaktionen zulassen. Die Red/Ox-Reaktionen müssen auch bei relativ niedrigen Spannungen ($< 2\text{ V}$) ablaufen, da sonst chemische Reaktionen mit anderen Verbindungen auftreten können, die in der Speicherzelle vorhanden sind.

[0011] Für eine praktische Anwendung der Speicherzelle ist es erforderlich, dass sich der Speicherinhalt, d. h. der Oxidationszustand von erster und zweiter chemischer Verbindung, über eine Zeitspanne von mehreren Monaten nicht ändert. Daher ist es vorteilhaft, wenn die Energieniveaus der beiden Zellzustände möglichst gleich sind. Dies bedeutet, dass das chemische Potenzial der ersten chemischen Verbindung in ihrer oxidierten Form und in ihrer reduzierten Form und/oder das chemische Potenzial der zweiten chemischen Verbindung in ihrer reduzierten Form und ihrer oxidierten Form annähernd gleich ist. In diesem Fall wirken thermodynamisch keine Kräfte, die eine Rückreaktion der Zelle von einem Zustand in den anderen Zustand bewirken. Das elektrochemische Potenzial der Red/Ox-Reaktionen von erster und zweiter chemischer Verbindung lässt sich durch die Azidität bzw. Basizität der Matrix beeinflussen, welche für die zweite bzw. dritte Schicht der Speicherzelle verwendet wird. Vorteilhaft wird daher die Matrix durch ein Polymer gebildet, das Gruppen aufweist, welche als Protonendonatoren oder als Protonenakzeptoren wirken können. Beispiele für Gruppen, die als Protonendonatoren wirken, sind die Carboxylgruppe oder die Hydroxygruppe. Beispiele für Gruppen mit Protonenakzeptor-Eigenschaften sind Aminogruppen oder Iminogruppen.

[0012] Damit die Zelle entsprechend ihres elektrochemischen Potenzials sich nicht nach kurzer Zeit in die stabilste Form umlagert, kann eine Energiebarriere vorgesehen sein, die einer Wanderung der Protonen entgegenwirkt.

[0013] Gemäß einer ersten Ausführungsform ist die Matrix als Energiebarriere für den Protonentransport ausgebildet. Die Protonenleitfähigkeit der Matrix kann beispielsweise durch die Anzahl der in der Matrix vorhandenen Gruppen beeinflusst werden, die als Protonenakzeptoren bzw. Protonendonatoren wirken. Die Anzahl solcher Gruppen lässt sich beispielsweise durch die Verwendung entsprechender Copolymere bestimmen. Ein als Matrix besonders geeignetes Copolymer kann z. B. durch Copolymerisation von Acrylsäure oder Methacrylsäure mit den entsprechenden veresterten Monomeren, z. B. Acrylsäuremethylester oder Methacrylsäuremethylester, hergestellt werden. Ferner kann die Matrix auch als Barriere für den Protonentransport ausgebildet werden, indem Gruppen in ein als Matrix verwendetes Polymer eingebaut werden, die nur geringe Protonenakzeptor-Eigenschaften aufweisen, beispielsweise Ethergruppen. Eine geeignete Ethergruppe ist zum Beispiel die Methoxygruppe.

[0014] Gemäß einer weiteren Ausführungsform ist zwischen zweiter Schicht und dritter Schicht eine Zwischenschicht vorgesehen, die als Energiebarriere für den Protonentransport wirkt. Eine solche Barriere kann beispielsweise aus isolierendem Aluminiumoxid oder Siliziumdioxid bestehen. Das Auslesen der Information erfolgt dann über einen Ladestrom. Die Barriere kann auch aus leitfähigem amorphem Kohlenstoff, Titanitrid oder Wolframnitrid gebildet sein. Das Auslesen der gespeicherten Information erfolgt dann über einen Stromfluss durch die Barriere. Die Höhe der Energiebarriere lässt sich durch die Auswahl des verwendeten Materials wie auch durch die Schichtdicke beeinflussen.

[0015] Die von der Matrix oder durch eine Zwischenschicht gebildete Barriere wird im Allgemeinen so ausgestaltet, dass die Spannung, die benötigt wird, um die Speicherzelle in den anderen Zustand umzuschreiben, 5 V nicht übersteigt. Andererseits muss die Barriere aber ausreichend hoch sein, um zu verhindern, dass die Speicherzelle ihren Zustand innerhalb einer Zeitspanne, die im Allgemeinen im Bereich von mehreren Monaten liegt, ändert.

[0016] Um eine Diffusion von Protonen in die elektrisch leitfähige erste bzw. vierte Schicht zu verhindern, ist vorzugsweise zwischen erster Schicht und zweiter Schicht und/oder zwischen dritter Schicht und vierter Schicht eine Protonenbarriere angeordnet. Als Protonenbarriere werden dichte leitfähige Schichten aus z. B. Titanitrid, Tantalnitrid oder amorphem Kohlenstoff verwendet, die durch CVD- oder Sputterprozesse aufgebracht werden können.

[0017] Der Informationsinhalt der Speicherzelle wird durch den Oxidationszustand von erster und zweiter chemischer Verbindung bestimmt, die in der zweiten bzw. dritten Schicht der Speicherzelle enthalten sind. Im ersten Zustand befindet sich die erste chemische Verbindung in ihrer reduzierten Form und die zweite chemische Verbindung in ihrer oxidierten Form. Durch Anlegen einer Spannung wird eine Oxidation bzw. eine Reduktion der chemischen Verbindungen bewirkt. Im zweiten Zustand befindet sich dann die erste chemische Verbindung in ihrer oxidierten Form, während die zweite chemische Verbindung in der reduzierten Form vorliegt. Durch Umpolen der Spannung kann zwischen den beiden Zuständen gewechselt werden.

[0018] Bevorzugt ist die erste chemische Verbindung in ihrer oxidierten Form und die zweite chemische Verbindung in ihrer reduzierten Form elektrisch neutral. In diesem Fall sind die beiden logischen Zustände in der Speicherzelle dadurch gekennzeichnet, dass im ersten Zustand die Moleküle alle in ihrer neutralen und im zweiten Zustand alle Moleküle in ionischer Form vorliegen. Dadurch ist ein rein elektrisches Auslesen des Zellzustandes möglich.

[0019] Die erfindungsgemäße Speicherzelle lässt sich sehr gut in elektronische Schaltungen integrieren. Dazu ist die Speicherzelle auf einem Substrat angeordnet, das elektronische Schaltungen umfasst.

[0020] Werden die erfindungsgemäßen Speicherzellen mit polymerelektronischen Schaltungen kombiniert, lassen sie sich auch auf flexiblen Substraten abscheiden.

[0021] Der Vorteil der erfindungsgemäßen nicht-flüchtigen Speicherzelle liegt hauptsächlich in ihrem einfachen Aufbau und dem geringen Aufwand, der zu ihrer Herstellung erforderlich ist. Die dünnen ($< 100\text{ nm}$) Molekül- bzw. Polymerlagen der zweiten und dritten Schicht können durch Aufdampfen oder Spin-Coating bzw. Sprühbeschichtung leicht hergestellt werden. Ferner sind die Ausgangsmaterialien für die Molekül- bzw. Polymerlagen in der Regel auch preisgünstig bzw. ist ihr Verbrauch sehr gering.

[0022] Mehrere Speicherzellen lassen sich sehr einfach zu einem Speicherarray kombinieren. Ein derartiger Speicherarray umfasst zumindest

eine aus parallel zueinander angeordneten Leitbahnen aufgebaute erste Schicht;
eine auf der ersten Schicht angeordnete und mit dieser in elektrischer Verbindung stehende zweite Schicht, welche eine erste chemische Verbindung enthält, die reversibel von einer reduzierten Form in eine oxidierte Form überführt werden kann;

eine auf der zweiten Schicht angeordnete dritte Schicht, welche eine zweite chemische Verbindung enthält, die reversibel von einer oxidierten Form in eine reduzierte Form überführt werden kann; und eine auf der dritten Schicht angeordnete und mit dieser in elektrischer Verbindung stehende vierte Schicht, die aus parallel zueinander angeordneten Leitbahnen aufgebaut ist, die so angeordnet sind, dass in Aufsicht auf den Speicherarray die Leitbahnen aus der ersten Schicht und die Leitbahnen aus der vierten Schicht Kreuzungspunkte ausbilden.

[0023] Wird zwischen einer der Leitbahnen der ersten Schicht und einer der Leitbahnen der vierten Schicht eine Spannung angelegt, so fließt am Kreuzungspunkt der Leitbahnen ein senkrechtet Strom durch die zwischen den Leitbahnen angeordnete zweite und dritte Schicht. An jedem Kreuzungspunkt der Leitbahnen wird daher eine der oben beschriebenen Speicherzellen ausgebildet. Um einen solchen Cross-Point-Array aufzubauen, müssen die zweite und dritte Schicht relativ hochohmig sein, um Kurzschlussströme über die Nachbarzellen zu minimieren. Geeignet liegt die spezifische Leitfähigkeit der Schichten im Bereich ungefähr $10^5 \Omega \mu\text{m}^2$. Dies begrenzt die Schreibzeiten zwar auf den μs -Bereich. Dieser Nachteil wird bei vielen Anwendungen aber durch die einfache Herstelltechnik ausgeglichen. Sich kreuzende Leitbahnen sind sehr einfach herstellbar und dünne Molekül- bzw. Polymerlagen können durch Aufdampfen oder Spin-Coating bzw. Sprühbeschichtung leicht erzeugt werden. Solche Molekül- bzw. Polymerlagen sind in der Regel auch relativ hochohmig, sodass bei ausreichenden Abständen zwischen den Speicherzellen auf eine spezielle Isolation der Speicherzelle verzichtet werden kann. Dies vereinfacht die Herstellung außerordentlich, da einfach auf die strukturierten unteren Leitbahnen die unstrukturierten Molekül- bzw. Polymerlagen abgeschieden werden können. Lediglich bei den Via-Verbindungen zur oberen Leitbahnebene müssen Kontaktlöcher geätzt werden.

[0024] Die bereits bei der Speicherzelle beschriebenen vorteilhaften Ausführungsformen können entsprechend auch beim Speicherarray verwirklicht werden. So kann die zweite bzw. dritte Schicht von einer Matrix gebildet werden, in welcher die erste bzw. zweite chemische Verbindung verteilt ist. Die Matrix kann ebenfalls als Protonenakzeptor bzw. Protonendonator ausgebildet sein, indem z. B. in einem Polymeren entsprechende Gruppen mit Protonendonator- bzw. -akzeptor-Eigenschaften enthalten sind. Ebenso kann zwischen zweiter und dritter Schicht eine als Protonenbarriere wirkende Zwischenschicht vorgesehen sein. Die Leitbahnen können ebenfalls durch eine Protonenbarriere vor dem Eindiffundieren von Protonen geschützt werden.

[0025] Um Speicherzellen in einem Array erhalten zu können, müssen die Leitbahnen der ersten und vierten Schicht Kreuzungspunkte ausbilden. Vorzugsweise werden die Leitbahnen so ausgerichtet, dass sie in Aufsicht auf den Speicherarray rechtwinklig zueinander angeordnet sind.

[0026] Der Vorteil des Speicherarray liegt hauptsächlich in seiner Einfachheit. Solche Cross-Point-Zellen können in die obersten Metallisierungslagen einer Adressierschaltung auf Siliziumbasis integriert werden. Dabei ist ein Stapeln der Speicherzellen möglich, da die Speicherzelle selbst keinen nur ihr zugeordneten Siliziumtransistor benötigt.

[0027] Der Speicherarray weist im Vergleich zu anderen bekannten nicht-flüchtigen Speichermedien vergleichsweise große Schreibzeiten auf. Die Lesezeiten sind jedoch wesentlich kürzer, sodass der Speicherarray besonders für Anwendung geeignet ist, bei denen die Zahl der Auslesevorgänge die der Schreibvorgänge deutlich überschreitet. Vorteilhaft lässt sich der erfindungsgemäße Speicherarray daher z. B. in eine Chipkarte integrieren.

[0028] Die Erfindung wird anhand von Beispielen und unter Bezugnahme auf eine beigelegte Zeichnung näher erläutert. Dabei zeigt:

[0029] Fig. 1 einen Längsschnitt durch eine erste Ausführungsform der Speicherzelle;

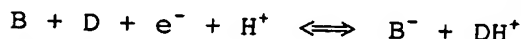
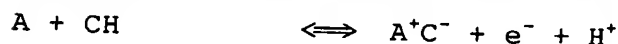
[0030] Der Aufbau und die Herstellung des Speicherarrays wird unter Bezugnahme auf Fig. 1 erläutert. Zunächst wird auf einem Substrat 1, im Allgemeinen ein Siliziumsubstrat, in das elektrische Schaltungen integriert sind, eine erste Schicht 2 aus einem elektrisch leitfähigen Material aufgebracht. Geeignet sind Metalle, wie z. B. Aluminium, Gold oder Kupfer, entsprechende metallische Legierungen wie auch elektrisch leitfähige Polymere. Auf der Schicht 2 wird anschließend eine als Protonenbarriere wirkende Schicht 3 abgeschieden, die aus einem dichten leitfähigen Material besteht, z. B. Titanitrid, Tantalnitrid oder amorphem Kohlenstoff. Die Schichten werden in üblicher Weise z. B. durch CVD- und Sputter-Prozesse aufgebracht. Anschließend werden die Schichten 2 und 3 mittels üblicher Verfahren strukturiert und geätzt, sodass parallel verlaufende Leitbahnen erhalten werden. Die in der Schicht entstandenen Zwischenräume werden mit einem isolierenden Material, beispielsweise Siliziumdioxid, ausgefüllt. Auf die aus den Leitbahnen und der zwischen den Leitbahnen angeordneten Isolation gebildete erste Schicht wird anschließend eine zweite Schicht 4 aufgetragen, in welcher eine erste chemische Verbindung enthalten ist, die reversibel oxidiert bzw. reduziert werden kann. Die Schicht wird mittels eines üblichen Verfahrens, z. B. Aufsprühen oder durch eine Schleudertechnik, aufgetragen. Durch eine Wärmebehandlung wird gegebenenfalls vorhandenes Lösungsmittel entfernt und durch Polymerisation von Monomeren eine Matrix ausgebildet. Eine Strukturierung der zweiten Schicht 4 wird bei dieser Ausführungsform nicht durchgeführt. Zur besseren Definition des aktiven Zellbereiches kann eine Strukturierung der zweiten Schicht 4 jedoch vorteilhaft sein. Auf die zweite Schicht 4 wird anschließend eine Zwischenschicht 5 abgeschieden, die als Protonenbarriere wirkt. Die Zwischenschicht besteht beispielsweise aus amorphem Kohlenstoff und kann z. B. durch ein PECVD-Verfahren (Plasma Enhanced Chemical Vapor Deposition) aufgebracht werden. Anschließend wird die dritte Schicht 6 aufgebracht, in der eine zweite chemische Verbindung enthalten ist, welche reversibel reduziert oder oxidiert werden kann. Wie bei der zweiten Schicht 4, werden auch bei der dritten Schicht 6 übliche Verfahren zu ihrer Herstellung verwendet, z. B. Aufsprühen oder Auftragen mittels einer Schleudertechnik. Nach Verdampfen des Lösungsmittels und gegebenenfalls Aushärten der dritten Schicht 6 wird eine weitere Schicht aufgetragen, die als Protonenbarriere wirkt und die beispielsweise ebenfalls aus amorphem Kohlenstoff bestehen kann. Anschließend wird ein Fotoresist aufgetragen und strukturiert. Durch Ätzen wird ein Kanal 12 erzeugt, der bis zur Ebene des Siliziumsubstrats 1 reicht, in dem die Schaltelemente für die Leitbahnen enthalten sind. Der Kanal 12 wird anschließend, z. B. durch Sputtern, mit einem elektrisch leitfähigen Metall, z. B. Aluminium, ausgefüllt, um eine elektrische Verbindung zwischen den oberen Leitbahnen und dem ihnen zugeordneten Schaltelement herstellen zu können. In der Figur ist aus Gründen der Übersichtlichkeit nur ein Kanal 12 dargestellt. Der Fotoresist mit dem darauf abgeschiedenen Metall wird anschließend abgehoben. Für die Herstellung der Leitbahnen der vierten Schicht wird anschließend erneut ein Fotoresist auf der Schicht 7 aufgetragen und strukturiert. Durch Ätzen werden anschließend Aussparungen in den Schichtenaufbau eingebracht, in denen die Leitbah-

nen der oberen vierten Schicht aufgenommen werden sollen. Die Aussparungen der Leitbahnen der oberen vierten Schicht verlaufen in Aufsicht auf den Array rechtwinklig zu den Leitbahnen der unteren ersten Schicht 2. Nach dem Ätzen wird eine als Protonenbarriere wirkende Schicht 8, z. B. aus amorphem Kohlenstoff und eine ebenfalls als Protonenbarriere und Haftschicht wirkende elektrisch leitfähige Schicht 9 aufgebracht. Auf diese wird dann eine Schicht aus einem elektrisch leitfähigen Material, z. B. Aluminium, abgeschieden, durch welche die Aussparungen ausgefüllt werden. Anschließend wird der Resist zusammen mit den auf diesem abgeschiedenen Schichten abgehoben, sodass die Ebene der oberen Leitbahnen erhalten wird. Die Leitbahnen der oberen Schicht, welche die vierte Schicht im Sinne der Erfindung darstellen, reichen teilweise in die dritte Schicht 6 hinein, um einen ausreichenden elektrischen Kontakt sicherstellen zu können. Abschließend wird der Schichtaufbau noch mit einer Schutzschicht 11 abgedeckt, die beispielsweise aus Siliziumdioxid bestehen kann, wobei Bond-Pads ausgespart werden.

[0031] In Abhängigkeit vom Material, das für die zweite Schicht 4 und die dritte Schicht 6 verwendet wird, kann auch auf eine als Protonenbarriere wirkende Zwischenschicht 5 verzichtet werden. Der Aufbau des Speicherarrays ist dann um eine Schicht vermindert.

[0032] Um eine Speicherzelle des Arrays umschreiben zu können, wird nun zwischen bestimmten Leitbahnen, z. B. der Leitbahn 13 in der zweiten Schicht 4 und der Leitbahn 14 der oberen Schicht eine Spannung angelegt. Es kann dann ein vertikaler Strom von der oberen Leitbahn 14 zur unteren Leitbahn 13 fließen, sodass im Bereich 15 eine Speicherzelle definiert wird. Unter der Einwirkung der Spannung gibt die Schicht 4, die aus einer Matrix CH und den Molekülen A bestehen soll, welche sich gerade in der reduzierten Form befinden, von ihren Molekülen A Elektronen an die Leitbahn 13 ab, wodurch die Moleküle A zu A^+ oxidiert werden. Gleichzeitig fließen Elektronen von der Leitbahn 14 in die dritte Schicht 6, welche aus der Matrix D und den Molekülen B besteht, welche sich gerade in der oxidierten Form befinden, und reduzieren die Moleküle B zu B^- . Wird die Spannung umgepolt, kann die Speicherzelle in die Ausgangsform zurückgeschrieben werden, indem in der zweiten Schicht 4 die Moleküle A^+ wieder zu A reduziert und in der dritten Schicht 6 die Moleküle B^- zu B oxidiert werden.

[0033] Im Ausgangszustand sind alle Moleküle in einer elektrisch neutralen Form. Wird die Zelle umgeschrieben, werden die Moleküle A und B in eine ionische Form überführt. Zum Ausgleich der Ladungen fließen nun Protonen von der zweiten Schicht 4 zur dritten Schicht 6. Dadurch bleibt die Speicherzelle elektrisch neutral. Schematisch laufen beim Übergang zwischen den beiden Zuständen die folgenden Reaktionen ab:



Zustand 1

Zustand 2

[0034] Die Funktionen A und CH bzw. B und C können auch jeweils in einer Verbindung enthalten sein, wobei pro Molekül auch zwei oder mehr Elektronen übertragen werden können.

[0035] Die Erfindung wird anhand von Ausführungsbeispielen näher erläutert.

Beispiel 1

[0036] Speicherarray bestehend aus Fulleren- und Ferrocen-Polymerfilmen, die durch eine amorphe Kohlenstoffbarriere getrennt sind

[0037] Auf einer Siliziumscheibe, auf der Chips mit einer Auswertelektronik in CMOS-Technologie integriert sind, wird ein Array aus 500 nm breiten Leitbahnen erzeugt und kontaktiert. Die Leitbahnen bestehen aus Aluminium und sind auf ihrer Oberseite mit einer leitfähigen Tantalnitrid-Barriere abgedeckt. Zwischen den Leitbahnen befindet sich Siliziumoxid, welches durch einen CMP-(Chemical Mechanical Polishing)Prozess auf gleicher Höhe wie die Leitbahn abschließt. Auf einer Lackschleuder wird mit einer Lösung aus Ferrocen (2%) und einem Copolymer aus Methacrylsäure und Methacrylsäuremethylester (8%) in N-Methylpyrrolidon (90%) ein dünner Film aufgetragen. Nach dem Trocknen auf einer Hot Plate bei 140°C entsteht ein 60 nm dicker homogener Film aus Ferrocen und dem Copolymer. Auf dieser Schicht wird eine 40 nm dicke PECVD-(Plasma Enhanced Chemical Vapor Deposition)Schicht aus Methan (50 sccm) und Stickstoff (10 sccm) mithilfe eines ECR-(Electron Cyclotron Resonance)Downstream-Plasmas (100 W, 5 µbar) abgeschieden. Darüber wird durch Spin-Coaten mit einer Lösung aus Fulleren (0,7%) und einem Copolymer (2%) aus Styrol und Methoxystyrol in Toluol (97,3%) und Trocknen bei 140°C ein 100 nm dicker weiterer Film erzeugt. Eine 150 nm dicke PECVD-Schicht aus Ethen (50 sccm), abgeschieden mithilfe eines ECR-Downstream-Plasmas (100 W, 5 µbar) schließt den Aufbau ab. Mit einer üblichen Fototechnik werden Kontaktlöcher strukturiert und im Sauerstoffplasma bis zur untersten Verdrahtungsebene geätzt. Die Löcher werden mit gesputtertem Aluminium aufgefüllt und in einem Lift-off-Prozess der Resist und das auf ihm befindliche Aluminium entfernt. Mit einer weiteren Fototechnik wird ein silylierbarer Fotoresist zu einem gegenüber den unteren Leitbahnen um 90° gedrehten Leitbahnmuster strukturiert. Nach der Silylierung des Resists wird die Ethen-PECVD-Schicht in einem ECR-Sauerstoffplasma geätzt, wobei ca. 40 nm tief in die Fullerenschicht hineingeätzt wird. In die so erzeugten 500 nm breiten Gräben wird eine 30 nm dicke amorphe Kohlenstoffschicht, eine 10 nm dicke Titan- und eine 200 nm dicke Aluminiumschicht gesputtert. In einem Lift-off-Prozess in Methoxypropylacetat wird der Resist und die auf ihm abgelagerten Schichten aus Kohlenstoff, Titan und Aluminium entfernt. Zuletzt wird das gesamte Bauteil mit gesputtertem Siliziumdioxid abgedeckt, wobei jedoch Bond Pads freigelegt werden.

[0038] Ausgewählte Zellen werden durch Anlegen einer Spannung von 2 V zwischen die sich kreuzenden unteren und oberen Leitbahnen in den so ausgelösten Stromfluss vom Zustand 1 in den Zustand 2 geschaltet. Dadurch ändert sich der Ladungszustand der in der Zelle enthaltenen Moleküle Fulleren und Ferrocen zum Fullerenanion und zum Ferrocenkation. Ein Vergleich des Ladestroms zum Aufladen der Zellkapazitäten bei einem 10 µs langen 0,3-V-Puls einer geschal-

DE 101 26 578 A 1

teten mit dem einer nicht geschalteten Zelle ergibt, dass die nicht geschaltete Zelle einen doppelt so hohen Ladestrom aufweist. Die geschalteten lassen sich dadurch von den ungeschalteten Zellen unterscheiden, was eine Speicherung von Information ermöglicht. Durch das Anlegen einer Spannung von -2 V können die geschalteten Zellen in den Ausgangszustand zurückversetzt werden.

5

Beispiel 2

[0039] Speicherarray bestehend aus Fulleren- und Carboxyferrocenfilmen, die durch eine Aluminiumoxidbarriere getrennt sind

10 [0040] Wie bei Beispiel 1, wird zunächst eine Siliziumscheibe hergestellt, auf der Chips mit einer Auswertelektronik in CMOS-Technologie integriert sind und auf der sich ein bereits kontaktierter Array aus 500 nm breiten Leitbahnen befindet, deren Zwischenräume mit Siliziumoxid ausgefüllt sind. Auf den Leitbahnen wird ein 40 nm dicker homogener Film aus Carboxyferrocen und ein $1,5\text{ nm}$ dicker Film aus Aluminium aufgedampft. Dieser Aufbau wird einer Sauerstoffatmosphäre ausgesetzt, bis das Aluminium durchoxidiert ist. Anschließend wird ein 80 nm dicker Film aus Fulleren aufgedampft. Eine 150 nm dicke PECVD-Schicht aus Ethen (50 sccm), abgeschieden mithilfe eines ECR-Downstream-Plasmas (100 W , $5\text{ }\mu\text{bar}$), schließt den Aufbau ab. Mit einer üblichen Fototechnik werden Kontaktlöcher strukturiert und im Sauerstoffplasma bis zur untersten Verdrahtungsebene geätzt. Die Löcher werden mit gesputtertem Aluminium aufgefüllt und in einem Lift-off-Prozess der Resist und das auf ihm befindliche Aluminium entfernt. Mit einer weiteren Fototechnik wird ein silylierbarer Fotoresist zu einem gegenüber den unteren Leitbahnen um 90° gedrehten Leitbahnmuster strukturiert. Nach der Silylierung des Resists wird die Ethen-PECVD-Schicht in einem ECR-Sauerstoffplasma geätzt, wobei ca. 40 nm in die Fullerschicht hineingeätzt wird. In die so erzeugten 500 nm breiten Gräben wird eine 30 nm dicke amorphe Kohlenstoffschicht, eine 10 nm dicke Titanschicht und eine 200 nm dicke Aluminiumschicht gesputtert. In einem Lift-off-Prozess in Methoxypropylacetat werden der Resist und die auf ihm befindlichen Kohlenstoff-, Titan- und Aluminiumschichten entfernt. Das gesamte Bauteil wird mit gesputtertem Siliziumdioxid abgedeckt, wobei jedoch

25 Bond Pads freigelegt werden.

[0041] Ausgewählte Zellen werden durch Anlegen einer Spannung von $1,5\text{ V}$ zwischen die sich kreuzenden unteren und oberen Leitbahnen und dem so ausgelösten Stromfluss vom Zustand 1 in den Zustand 2 geschaltet. Dadurch ändert sich der Ladungszustand der in der Speicherzelle enthaltenen Moleküle Fulleren und Carboxyferrocen zum Fullerenanion und zum Carboxyferrocensalz. Vergleicht man den Ladestrom zum Aufladen der Zellkapazitäten bei einem $10\text{ }\mu\text{s}$ langen $0,3\text{-V}$ -Puls einer geschalteten und einer nicht geschalteten Zelle, ergibt sich, dass die nicht geschaltete Zelle einen doppelt so großen Ladestrom aufweist. Dadurch können die geschalteten von den ungeschalteten Zellen unterschieden werden und eine Speicherung von Information ist möglich. Durch das Anlegen einer Spannung von $-1,5\text{ V}$ kann die geschaltete Zelle in den Ausgangszustand zurückversetzt werden.

35

Beispiel 3

[0042] Speicherarray bestehend aus Fulleren und N,N-Dimethyl-4,4'-dihydro-4,4'-bipyridin-Filmen, welche durch eine Aluminiumoxidbarriere getrennt sind

[0043] Analog Beispiel 2 und Beispiel 3 wird zunächst eine Siliziumscheibe hergestellt, in der Chips mit einer Auswertelektronik in CMOS-Technologie integriert sind und auf der ein bereits kontaktierter Array aus 500 nm breiten Leitbahnen aus Aluminium abgeschieden ist, deren Oberseite mit einer leitfähigen Tantalnitridbarriere abgedeckt ist. Zwischen den Leitbahnen befindet sich Siliziumoxid, welches durch einen CMP-Prozess auf gleicher Höhe wie die Leitbahn abschließt. Auf der Siliziumscheibe wird auf einer Lackschleuder mit einer Lösung aus N,N-Dimethyl-4,4'-dihydro-4,4'-bipyridin (2%) und einem Copolymer aus Methacrylsäure und Methacrylsäuremethylester (8%) in N-Methylpyrrolidon (90%) ein gleichmäßiger dünner Film aufgebracht. Nach dem Trocknen der Scheibe auf einer Hot Plate bei 140°C wird ein 60 nm dicker homogener Film aus N,N-Dimethyl-4,4'-dihydro-4,4'-bipyridin und dem Copolymer erhalten. Auf diesem wird ein $1,5\text{ nm}$ dicker Film aus Aluminium aufgedampft. Dieser Aufbau wird einer Sauerstoffatmosphäre ausgesetzt, sodass das Aluminium zum Oxid oxidiert wird. Auf die Aluminiumoxidschicht wird anschließend ein 80 nm dicker Film aus Fulleren aufgedampft. Eine 150 nm dicke PECVD-Schicht aus Ethen (50 sccm), abgeschieden mithilfe eines ECR-Downstream-Plasmas (100 W , $5\text{ }\mu\text{bar}$), schließt den Aufbau ab. Mit einer üblichen Fototechnik werden Kontaktlöcher strukturiert und mit Sauerstoffplasma bis zur untersten Verdrahtungsebene geätzt. Die Löcher werden mit gesputtertem Aluminium aufgefüllt und der Resist mit dem auf ihm befindlichen Aluminium abgehoben. Mit einer weiteren Fototechnik wird ein silylierbarer Fotoresist zu einem gegenüber den unteren Leitbahnen um 90° gedrehten Leitbahnmuster strukturiert. Nach der Silylierung des Resists wird die Ethen-PECVD-Schicht in einem ECR-Sauerstoffplasma geätzt, wobei ca. 40 nm in die Fullerschicht hinein geätzt wird. In die so erzeugten 500 nm breiten Gräben wird eine 30 nm dicke amorphe Kohlenstoffschicht, eine 10 nm dicke tert. In einem Lift-off-Prozess in Methoxypropylacetat wird der Resist und die auf ihm abgeschiedenen Schichten aus amorphem Kohlenstoff, Titan und Aluminium entfernt. Anschließend wird das gesamte Bauteil mit gesputtertem Siliziumdioxid abgedeckt, wobei jedoch Bond Pads freigelegt werden.

60 [0044] Ausgewählte Speicherzellen werden durch Anlegen einer Spannung von $1,5\text{ V}$ zwischen die sich kreuzenden unteren und oberen Leitbahnen und dem so ausgelösten Stromfluss vom Zustand 1 in den Zustand 2 geschaltet. Dadurch ändert sich der Ladungszustand der in der Zelle enthaltenen Moleküle Fulleren und Dihydrobipyridin zum Fullerenanion und zum Bipyridin-Dikation. Vergleicht man den Ladestrom, der zum Aufladen der Zellkapazitäten bei einem $10\text{ }\mu\text{s}$ langen $0,3\text{-V}$ -Puls einer geschalteten und einer nicht geschalteten Zelle benötigt wird, weist die nicht geschaltete Zelle einen doppelt so großen Ladestrom auf. Dadurch sind die geschalteten von den ungeschalteten Zellen unterscheidbar und eine Speicherung von Information ist möglich geworden. Durch das Anlegen einer Spannung von $-1,5\text{ V}$ kann die geschaltete Speicherzelle wieder in den Ausgangszustand versetzt werden.

65

[0045] Speicherarray bestehend aus Fulleren- und Carboxyferrocen-Polymerfilmen

[0046] Analog den Beispielen 1 bis 3 wird zunächst eine Siliziumscheibe hergestellt, auf der Chips mit einer Auswertelektronik in CMOS-Technologie integriert sind und auf der bereits ein kontaktierter Array aus 500 nm breiten Leitbahnen aus Aluminium abgeschieden sind, die auf ihrer Oberseite mit einer leitfähigen Tantalnitridbarriere abgedeckt sind. Zwischen den Leitbahnen befindet sich Siliziumoxid, welches durch einen CMP-Prozess auf gleicher Höhe wie die Leitbahn abschleift. Auf einer Lackschleuder wird mit einer Lösung aus Carboxyferrocen (2%) und einem Copolymer aus Methacrylsäure und Methacrylsäuremethylester (8%) in N-Methylpyrrolidon (90%) ein gleichmäßiger dünner Film erzeugt. Nach dem Trocknen der Scheibe auf einer Hot Plate bei 140°C entsteht ein 60 nm dicker homogener Film aus Carboxyferrocen und dem Copolymer. Auf dieser Schicht wird durch Spin Coaten mit einer Lösung aus Fulleren (0,7%) und einem Copolymer (2%) aus Styrol und Methoxystyrol in Toluol (97,3%) und Trocknen bei 140°C ein 100 nm dicker Film erzeugt. Eine 150 nm dicke PECVD-Schicht aus Ethen (50 sccm), abgeschieden mithilfe eines ECR-Downstream-Plasmas (100 W, 5 µbar), schließt den Aufbau ab. Mit einer üblichen Fototechnik werden Kontaktlöcher strukturiert und im Sauerstoffplasma bis zur untersten Verdrahtungsebene geätzt. Die Löcher werden mit gesputtertem Aluminium aufgefüllt und in einem Lift-off-Prozess der Resist und das auf ihm abgeschiedene Aluminium entfernt. Mit einer weiteren Fototechnik wird ein silylierbarer Fotoresist zu einem gegenüber den unteren Leitbahnen um 90° gedrehten Leitbahnmuster strukturiert. Nach der Silylierung des Resists wird die Ethen-PECVD-Schicht in einem ECR-Sauerstoffplasma geätzt, wobei ca. 40 nm in die Fullerschicht hinein geätzt wird. In die so erzeugten 500 nm breiten Gräben wird eine 30 nm dicke amorphe Kohlenstoffschicht, eine 10 nm dicke Titanschicht und eine 200 nm dicke Aluminiumschicht gesputtert. In einem Lift-off-Prozess in Methoxypropylacetat wird der Resist und die auf ihm abgeschiedenen Schichten aus amorphem Kohlenstoff, Titan und Aluminium entfernt. Abschließend wird das gesamte Bauteil mit gesputtertem Siliziumdioxid abgedeckt, wobei jedoch Bond Pads freigelegt werden.

[0047] Ausgewählte Speicherzellen werden durch Anlegen einer Spannung von 1,2 V zwischen den sich kreuzenden unteren und oberen Leitbahnen in dem so ausgelösten Stromfluss vom Zustand 1 in den Zustand 2 geschaltet. Dadurch ändert sich der Ladungszustand der in der Speicherzelle enthaltenen Moleküle Fulleren und Carboxyferrocen zum Fullerenanion und zum Carboxyferrocensalz. Vergleicht man den Ladestrom, der zum Aufladen der Zellkapazitäten bei einem 10 µs langen 0,2-V-Puls einer geschalteten und einer nicht geschalteten Zelle benötigt wird, ergibt sich, dass die nicht geschaltete Speicherzelle einen doppelt so großen Ladestrom aufweist. Dadurch kann die geschaltete von der ungeschalteten Zelle unterschieden werden und eine Speicherung von Information ist möglich. Durch das Anlegen einer Spannung von -1,2 V kann die geschaltete Speicherzelle in den Ausgangszustand zurückversetzt werden.

Patentansprüche

1. Speicherzelle, zumindest umfassend:
eine erste Schicht (2) aus einem elektrisch leitenden Material;
eine auf der ersten Schicht (2) angeordnete und mit dieser in elektrischer Verbindung stehende zweite Schicht (4),
welche eine erste chemische Verbindung enthält, die reversibel von einer reduzierten Form in eine oxidierte Form überführt werden kann;
eine auf der zweiten Schicht (4) angeordnete dritte Schicht (6), welche eine zweite chemische Verbindung enthält,
die reversibel von einer oxidierten Form in eine reduzierte Form überführt werden kann; und
eine auf der dritten Schicht (6) angeordnete und mit dieser in elektrischer Verbindung stehende vierte Schicht (10)
aus einem elektrisch leitenden Material.
2. Speicherzelle nach Anspruch 1, wobei die zweite (4) und/oder die dritte Schicht (6) eine Matrix umfasst, in der die erste oder die zweite chemische Verbindung verteilt ist.
3. Speicherzelle nach Anspruch 1 oder 2, wobei die Matrix durch ein Polymer gebildet wird, das Gruppen aufweist, welche als Protonendonatoren oder als Protonenakzeptoren wirken.
4. Speicherzelle nach einem der Ansprüche 1 bis 3, wobei die Matrix als Energiebarriere für den Protonentransport ausgebildet ist.
5. Speicherzelle nach einem der Ansprüche 1 bis 4, wobei zwischen zweiter Schicht (4) und dritter Schicht (6) eine Zwischenschicht (5) vorgesehen ist, die als Energiebarriere für den Protonentransport wirkt.
6. Speicherzelle nach einem der Ansprüche 1 bis 5, wobei zwischen erster Schicht (2) und zweiter Schicht (4) und/oder zwischen dritter Schicht (6) und vierter Schicht (10) eine Protonenbarriere (3, 8) angeordnet ist.
7. Speicherzelle nach einem der Ansprüche 1 bis 6, wobei die erste chemische Verbindung in ihrer oxidierten Form und die zweite chemische Verbindung in ihrer reduzierten Form elektrisch neutral sind.
8. Speicherzelle nach einem der Ansprüche 1 bis 7, wobei das chemischen Potenzial der ersten chemischen Verbindung in ihrer oxidierten Form und in ihrer reduzierten Form und/oder das chemische Potenzial der zweiten chemischen Verbindung in ihrer reduzierten Form und ihrer oxidierten Form annähernd gleich ist.
9. Speicherzelle nach einem der Ansprüche 1 bis 8, wobei die Speicherzelle auf einem Substrat (1) angeordnet ist, das elektronische Schaltungen umfasst.
10. Speicherzelle nach Anspruch 9, wobei das Substrat (1) flexibel ausgestattet ist.
11. Speicherarray, zumindest umfassend:
eine aus parallel zueinander angeordneten Leitbahnen aufgebaute erste Schicht (2);
eine auf der ersten Schicht (2) angeordnete und mit dieser in elektrischer Verbindung stehende zweite Schicht (4),
welche eine erste chemische Verbindung enthält, die reversibel von einer reduzierten Form in eine oxidierte Form überführt werden kann;
eine auf der zweiten Schicht (4) angeordnete dritte Schicht (6), welche eine zweite chemische Verbindung enthält,
die reversibel von einer oxidierten Form in eine reduzierte Form überführt werden kann; und

DE 101 26 578 A 1

eine auf der dritten Schicht (6) angeordnete und mit dieser in elektrischer Verbindung stehende vierte Schicht (10), die aus parallel zueinander angeordneten Leitbahnen aufgebaut ist, die so angeordnet sind, dass in Aufsicht auf den Speicherarray die Leitbahnen aus der ersten Schicht (2) und die Leitbahnen aus der vierten Schicht (10) Kreuzungspunkte ausbilden.

12. Speicherarray nach Anspruch 11, wobei die Leitbahnen der ersten Schicht (2) und die Leitbahnen der vierten Schicht (10) in Aufsicht auf das Speicherarray rechtwinklig zueinander angeordnet sind.

13. Speicherarray nach einem der Ansprüche 11 oder 12, wobei mehrere Abfolgen der ersten (2), zweiten (4), dritten (6) und vierten Schicht (10) übereinander gestapelt sind.

14. Chipkarte, umfassend zumindest einen Speicherarray nach einem der Ansprüche 11 bis 13.

Hierzu 1 Seite(n) Zeichnungen

- Leerseite -

Fig. 1

